

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 02-041050
(43)Date of publication of application : 09.02.1990

(51)Int.Cl. H04L 1/16

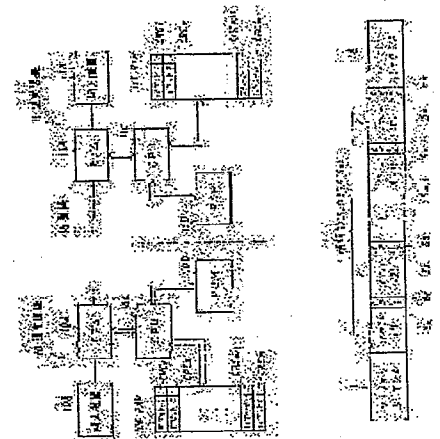
(21)Application number : 63-191684 (71)Applicant : SONY CORP
(22)Date of filing : 30.07.1988 (72)Inventor : FUJITA KOSUKE
YUZAWA KEIJI
MIURA AKIRA
YAMAMOTO TSUTOMU

(54) COMMUNICATION EQUIPMENT

(57)Abstract:

PURPOSE: To reduce retransmission data when any error is detected and to improve the transmission efficiency by dividing a data of one unit into plural packets, adding an error detection code to each and sending the result.

CONSTITUTION: A data given to an information section 5, e.g., a data by one frame of still picture is decomposed into plural packets 51-5n and CRC161-CRCn6n are added to the packets 51-5n. Then a data 5a is sent to a transmitter-receiver 10. The MODEM 11A at the side of the transmitter-receiver 11 demodulates the signal received to reproduce the original data. In this case, the MODEM 11A applies error check for each packet based on the control of a CPU 11c and if any error is found out, the retransmission request of the relevant packet is applied. The MODEM 10A of the side of the transmitter-receiver 10 resends the requested packet.



⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平2-41050

⑬ Int. Cl.⁵
H 04 L 1/16

識別記号

庁内整理番号
8732-5K

⑭ 公開 平成2年(1990)2月9日

審査請求 未請求 請求項の数 1 (全5頁)

⑮ 発明の名称 通信装置

⑯ 特 願 昭63-191684

⑰ 出 願 昭63(1988)7月30日

⑱ 発 明 者	藤 田	幸 祐	東京都品川区北品川6丁目7番35号	ソニー株式会社内
⑱ 発 明 者	湯 沢	啓 二	東京都品川区北品川6丁目7番35号	ソニー株式会社内
⑱ 発 明 者	三 浦	明	東京都品川区北品川6丁目7番35号	ソニー株式会社内
⑱ 発 明 者	山 本	勉	東京都品川区北品川6丁目7番35号	ソニー株式会社内
⑲ 出 願 人	ソニー株式会社			東京都品川区北品川6丁目7番35号
⑳ 代 理 人	弁理士 松隈 秀盛			

明 細 書
発明の名称 通 信 装 置
特許請求の範囲

送信される1単位 of データを夫々検出コードを付加した複数のバケットに分割し、

上記複数のバケットを1単位 of データとして一括伝送する送信手段と、

送信された1単位 of データのうち、上記検出コードでエラーが検出されたバケットのみ再送するように上記送信手段に指示する受信手段とよりなることを特徴とする通信装置。

発明の詳細な説明

〔産業上の利用分野〕

本発明は高速データ伝送に好適な通信装置に関する。

〔発明の概要〕

本発明は高速データ伝送に好適な通信装置に関し、送信される1単位 of データを夫々検出コードを付加した複数のバケットに分割し、複数のバ

ケットを1単位 of データとして一括伝送する送信手段と、送信された1単位 of データのうち、上記検出コードでエラーが検出されたバケットのみ再送するように上記送信手段に指示する受信手段とよりなり、伝送時間を減らし、伝送手順を簡略化して、再送データを減少させ伝送効率を上げる様にしたものである。

〔従来の技術〕

従来の電話用のアナログ回線を用いてデジタルデータを伝送するための伝送制御方式としては種々の方式が提案されているが高速データ伝送のためにはHDL C(High Level Data Link Control Procedure)ハイレベルデータリンク制御手順が知られている。このHDL Cは、第6図に示す様にフレーム単位で送受信される。

第6図でターンオンシーケンス(1)内にはターンオン信号の他にトレーニングシーケンス等を含むこのトレーニングシーケンスは電話回線が本来音声等のアナログ信号を伝送するためのものである

ので回線に伝送するデジタルデータはデジタルデータ伝送に於いて最適化されたものではないので遅延型、利得特性等の品質劣化が発生する。モデムはこれら品質劣化要因を補償して、元の信号を正しく復調するためにデータを伝送する前にトレーニングを行なっている。この様なトレーニングはCCITT (国際電信電話諮問委員会) 規格では9600bps, 7200bps, 4800bps, 2400bps の各伝送速度について夫々トレーニングシーケンス及びトレーニングに要する時間を規定している。

ターンオンシーケンス(10)及びフレームの最終を識別するターンオフシーケンス(11)内には送受信間でフレーム同期をとるための8ビット「01111110」のフラグ(12)を有し、受信機側はフラグの検出でフレームの開始と終了を検出する。次のアドレス(13)では送信側はコマンドを受けとる受信側のアドレスを書き、受信側はレスポンスを送信するときに受信側のアドレスを書き込む。

制御部(14)はコマンドの場合は受信側に対する動作指令に、又、レスポンスとしては指令に対する

応答に利用される。

情報部(15)には伝送するデータが入り、データはどのようなビットパターンでもよくフィールドの大きさには制限はない。

FCS (Frame Check Sequence) (16)は誤り制御のためのシーケンスで生成多項式を用いたCRC (Cyclic Redundancy Check)で誤りを検出し、検査の対象はアドレス(13)、制御部(14)、情報部(15)について行なわれている。

この様なHDL Cのフレーム構成で、第7図の様に送受信機(10)側のモデム(10A)と送受信機(11)側のモデム(11A)間での正常な送受信では、フレーム1のデータとコマンド1(12)を送受信機用のモデム(10A)から送受信機(11)側のモデム(11A)に伝送してレスポンス要求を行なうと、送受信機(11)側のモデム(11A)はフレーム1のデータとレスポンス1(13)を送受信機(10)側のモデム(10A)に伝送し、このフレーム1のデータとレスポンス1(13)をモデム(10A)が受けると次のフレーム2データとコマンド2(14)をモデム(11A)側

に伝送し、モデム(11A)がこれを受信すると、このコマンドに対する次のフレーム2とレスポンス2をモデム(10A)側に伝送する。この様に順次フレーム3…フレームnとコマンド3…コマンドnをモデム(10A)からモデム(11A)に伝送し、これらフレーム3…フレームnとコマンド3…コマンドnに対し、モデム(11)側は送信するフレームが有ればフレーム3…フレームnとレスポンス3…レスポンスnを送受信機(10)側のモデム(10A)に送信する授受が行なわれる。

〔発明が解決しようとする課題〕

叙上のHDL Cによるデータ伝送ではフレーム中の情報部(15)に大量のデータを入れて1単位のフレーム1として送受信機(10)側のモデム(10A)から送受信機(11)側のモデム(11A)に伝送したとする。この様な情報部(15)内のデータ或は制御部(14)或はアドレス(13)等にエラーが発生したとすると、モデム(11A)はこの大量なデータのすべてを再生する様なレスポンスをモデム(10A)側に行なうこと

になる。即ち数ビットのデータエラー等の為に大量の情報部(15)内のデータのすべてを始めから送り直さなければならず、伝送時間が掛る欠点を有する。

本発明は叙上の如き欠点を鑑みなされたもので、その目的とするところは伝送手順を簡略化し、伝送時間を減少させて再送データを減らして伝送効率を上げる様にしたものである。

〔課題を解決するための手段〕

本発明の通信装置はその1例が第1図及び第2図に示されている様に送信される1単位のデータ(5a)を夫々検出コード(6₁)～(6_n)を付加した複数のパケット(5₁)～(5_n)に分割し、複数のパケット(5₁)～(5_n)を1単位のデータ(5a)として一括伝送する送信手段(10)と送信された1単位のデータ(5a)のうち、検出コード(6₁)～(6_n)でエラーが検出されたパケットのみ再送するように送信手段(10)で指示する受信手段(11)とよりなるものである。

〔作用〕

本発明の通信装置によれば送受信機(10)側のモデム(10A)から、データ(5a)を一括して送受信機(11)側のモデム(11A)に伝送し、送受信機(11)側はパケット(5₁)~(5_n)ごとにCRC等の誤り検出コード(6₁)~(6_n)を検出し、誤りのあるものだけを検出し、このデータ(5a)を再送要求する様にしたので再送データが減少し、伝送手順が簡略化出来て伝送時間を減らすことが出来る。

〔実施例〕

以下、本発明の通信装置の一実施例を第1図乃至第5図について説明する。

第1図の系統図に於いて、送受信機(10)はファクシミリ等の端末機器(10B)からのデータをモデム(10A)に供給する。モデム(10A)は端末機器(10B)からのデータを変調して回線(16)の帯域に合ったスペクトル信号に変換し、回線(16)へ伝送する。モデム(10A)はマイクロコンピュータ(以下CPUと記す)(10C)を有し、CPU(10C)で制

御される。CPU(10C)には通常のROM(10D)及びRAM(10E)等の記憶手段を有し、端末機器(10B)からのデータはモデム(10A)→CPU(10C)を介して第2図に示す様なデータ(5a)に分解されRAM(10E)に格納される。

第2図は本発明に用いる伝送データのフォーマットを示すもので、データの先頭には上述のトレーニングシーケンスを含むターンオンシーケンス(1)が設けられ、これに続いて情報部(4)が設けられる。情報部(4)に入れられるデータ(5a)は、例えば静止画面1フレーム分のデータを1単位とし複数のパケット1(5₁)~パケットn(5_n)に分解し、これら各パケット1(5₁)~パケットn(5_n)毎にCRC₁(6₁)~CRC_n(6_n)を付加する。

情報部(4)の後にはデータの終了を示すターンオフシーケンス(2)が付けられている。第2図示の情報部(4)のデータ(5a)はパケット1~パケットnの順に並べられてRAM(10E)内に格納され、CRC₁乃至CRC_nが各パケット毎に付加されて、格納されているのでCPU(10C)は第3図の

(21)で示す様にパケット1(5₁)~パケットn(5_n)をCRC₁(6₁)~CRC_n(6_n)と共にRAM(10E)からCPU(10C)を介し読み出しモデム(10A)を介し一括して送受信機(11)側のモデム(11A)に回線(16)を介して伝送して(第4図第1ステップST₁;参照)第4図の第2ステップST₂に示す様に受信待ち状態に入る。送受信機(11)側のモデム(11A)では受信された信号を復調して元のファクシミリ信号等のデータに再生し、端末機器(11B)で元のデータを再生する。モデム(11A)はCPU(11C)で制御される。CPU(11C)は通常のROM(11D)とRAM(11E)を有し、モデム(11A)は第5図の第1ステップSTP₁に示す様データを受信するとCPU(11C)を介してRAM(11E)内にパケット1(5₁)~パケットn(5_n)及びCRC₁(6₁)~CRC_n(6_n)を格納し、CPU(11C)の制御に基づいて第5図の第2ステップSTP₂に示す様に各パケット毎にエラーパケットを探し、例えば、第2図でxで示す様にエラーパケット2(5₂)とエラーパケットn(5_n)にCRC検査の結果、誤り

があると演算されると、モデム(11A)は第3図の(17)図示の様にエラーパケット2の再送要求を行なう。即ち第5図の第3ステップSTP₃に示す様にエラーパケット再生要求コマンドをモデム(11A)側からモデム(10A)側に送信して、第4ステップSTP₄に示す様に再生パケットの受信待ち状態に入る。送受信機(10)側のモデム(10A)のCPU(10C)は第3ステップST₃に示す様に一括伝送したパケットがOKか、再生要求かを判断し、OKであれば送信終了に到るが、再送要求であれば第4ステップST₄に示す様に指定された再生パケットNOを再送し、第3ステップ状態に戻る。即ち、第3図の(18)で示す様にモデム(10A)からモデム(11A)にパケット2(5₂)とCRC₂(6₂)を再送する。送受信機(11)側のモデム(11A)とCPU(11C)は第5図の第5ステップSTP₅に示す様にエラーチェックを行ないエラーがあれば第3ステップSTP₃に戻るが、OK状態であれば第6ステップSTP₆で他の再生パケットがあるか否かを判断する。第3図示の場合、第n番目

のバケット n (S_n) があるので第3ステップ S T P: から第6ステップ S T P: 迄の手順を繰り返し、第3図の(19)に示す様なエラーバケット n (S_n) の再送要求をモデム (10A) 側に行なう。モデム (10A) 側の CPU (10C) は第2ステップ S T: 乃至第4ステップ S T: の手順を繰り返し、第3図の(20)で示す様にモデム (11A) 側にバケット n (S_n) と CRC n (6_n) を再送する。モデム (11A) 側の CPU (11C) は第4ステップ S T P: ~第6ステップ S T P: の手順を経て第6ステップ S T P: で他の再生要求バケットがないので送信終了状態になる。

上述の実施例ではモデム (10A) からモデム (11A) にバケットのデータを一括送信する場合について説明したが、モデム (11A) 側からモデム (10A) にバケットのデータを一括送信する場合も送受信状態が反対になるだけで上述と同様に動作し得る。

本例の通信装置によれば、一括してデータを送信するため余計な通信手順が入らず、更にエラーバケットがあった場合でも、そのバケットのデー

タだけを再送するだけなのでエラー処理伝送は短くて済み全体として伝送効率の向上が図れる。

尚、本発明は叙上の実施例に限定されることなく本発明の要旨を逸脱しない範囲で種々に変形することが出来る。

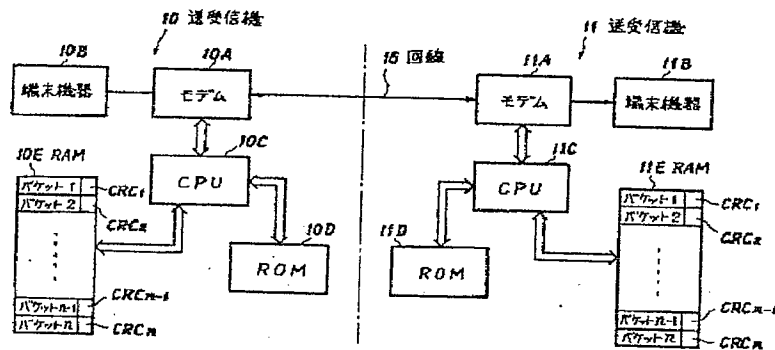
〔発明の効果〕

本発明の通信装置によれば、データの伝送手順を簡略化出来、再送データを減少出来て伝送時間が減って伝送効率を向上することが出来る。

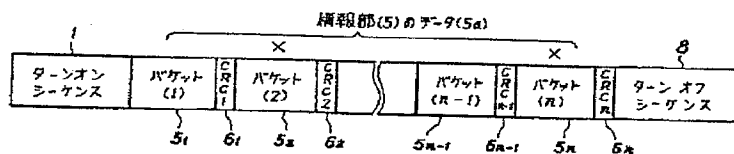
図面の簡単な説明

第1図は本発明の通信装置の一実施例を示す系統図、第2図は本発明のデータフォーマット構成図、第3図は本発明のデータ授受を示す説明図、第4図及び第5図は送受信機の流れ図、第6図はHDL Cのフレーム構成図、第7図はHDL Cのデータ授受を示す説明図である。

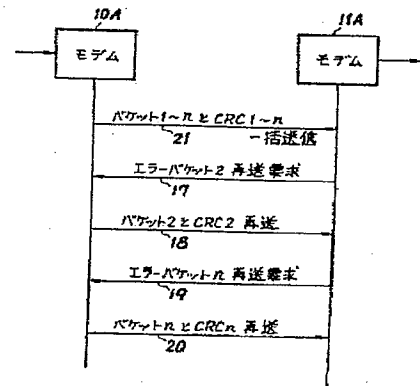
(10) (11) は送受信機、(10A) (11A) はモデム、(10B) (11B) は端末機器、(10C) (11C) はCPU、(10D) (11D) はROM、(10E) (11E) はRAMである。



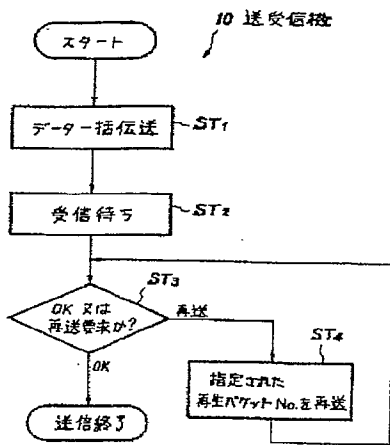
本発明の通信装置の一実施例を示す系統図
第1図



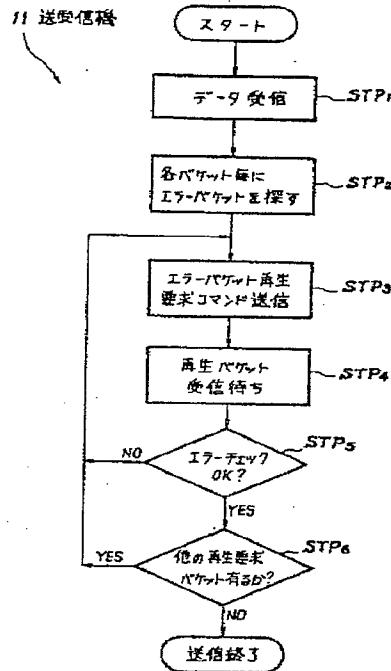
本発明のデータフォーマット構成図
第2図



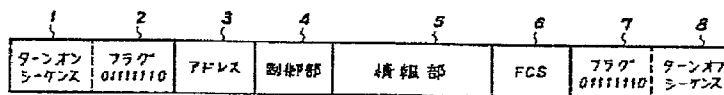
本発明のデータ授受を示す説明図
第3図



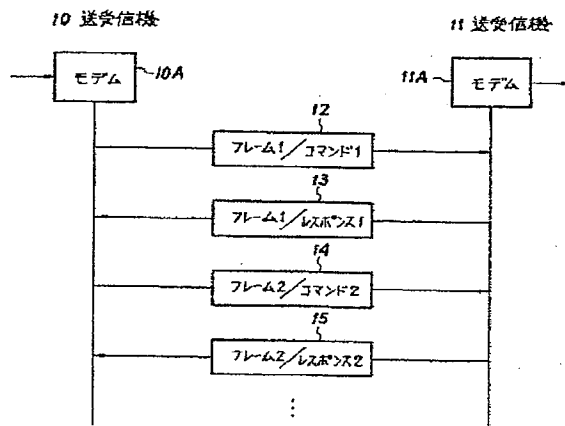
送受信機の流れ図
第 4 図



送受信機の流れ図
第 5 図



HDLCのフレーム構成図
第 6 図



HDLCのデータ授受を示す説明図
第 7 図